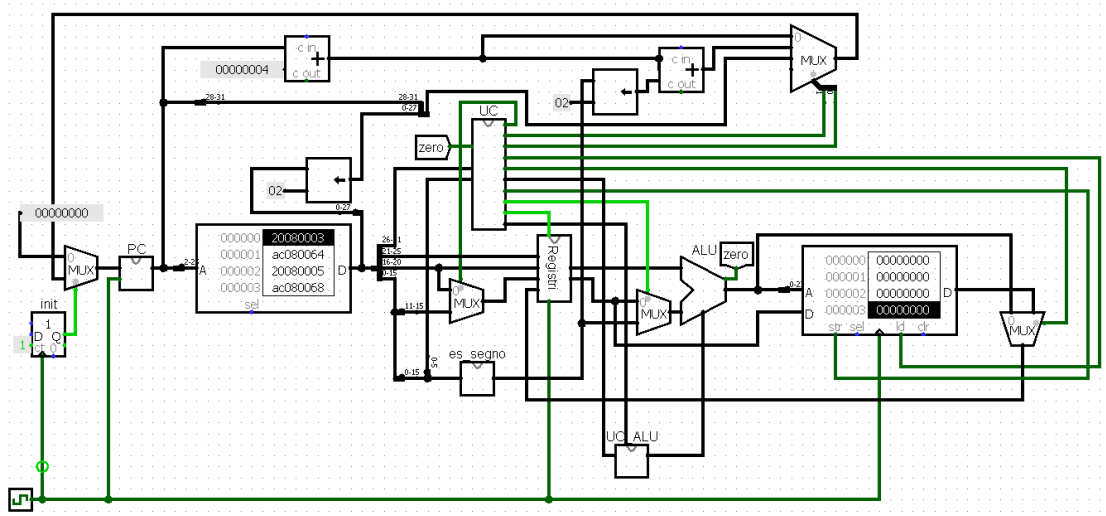


# Specifica del Progetto di Laboratorio

## Architettura degli Elaboratori I

Alessandro Capezzer  
matricola: 938359, Turno: A  
alessandro.capezzer@studenti.unimi.it

Il progetto consiste nella realizzazione di un'architettura RISC a 32bit, prendendo spunto dall'architettura MIPS, con ISA ridotto e un'ALU ad elaborazione di numeri interi. Le istruzioni vengono inserite nell'Instruction Register tramite l'editor di logisim. Una volta attivato il clock, le istruzioni vengono eseguite in cascata fino all'ultima disponibile nell'IR. Al fine di dimostrare il funzionamento viene caricato un programma che inserisce 6 elementi in memoria centrale da 4 byte ciascuno sotto forma di array, un elemento  $k$  nel registro  $\$a1$ , scansiona l'array e inserisce nel registro  $\$v0$ : 1 se è stato trovato l'elemento  $k$ , 0 altrimenti.



## ISA

L'architettura adotta istruzioni a lunghezza costante di 32 bit, come per le parole di memoria ed i registri. I Tipi d'istruzione si dividono in:

- Formato R, Istruzioni che devono indicare 3 registri.
- Formato I, Istruzioni che devono indicare due registri e una costante.
- Formato J, Istruzioni di salto incondizionato, che non riferiscono alcun registro ma indicano una costante.

```
1  add    $rd, $rs, $rt
2  sub    $rd, $rs, $rt
3  slt    $rd, $rs, $rt
4  or     $rd, $rs, $rt
5  and    $rd, $rs, $rt
6  nor    $rd, $rs, $rt
7  addi   $rt, $rs, cost
8  slti   $rt, $rs, cost
9  ori    $rt, $rs, cost
10 andi   $rt, $rs, cost
11 beq    $rt, $rs, cost
12 bne    $rt, $rs, cost
13 lw     $rt, cost($rs)
14 sw     $rt, cost($rs)
15 j      indir
```

isa.asm